

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
17. Juni 2004 (17.06.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2004/051763 A3**

(51) Internationale Patentklassifikation<sup>7</sup>: **H01L 45/00**,  
27/24, G11C 11/34

(21) Internationales Aktenzeichen: PCT/DE2003/003935

(22) Internationales Anmeldedatum:  
27. November 2003 (27.11.2003)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
102 56 486.8 3. Dezember 2002 (03.12.2002) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): INFINEON TECHNOLOGIES AG [DE/DE]; St.-  
Martin-Strasse 53, 81669 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): HOFMANN, Franz

[DE/DE]; Herbergstrasse 25B, 80995 München (DE).  
**KREUPL, Franz** [DE/DE]; Mandlstrasse 24, 80802  
München (DE).

(74) Anwalt: **KÜHN, Armin**; Viering, Jentschura & Partner,  
Steinsdorfstrasse 6, 80538 München (DE).

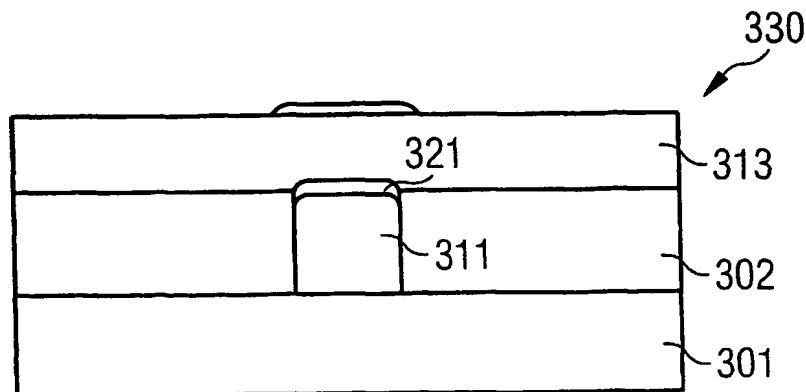
(81) Bestimmungsstaaten (national): AE, AG, AL, AM, AT,  
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN,  
CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI,  
GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE,  
KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD,  
MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH,  
PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN,  
TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) Bestimmungsstaaten (regional): ARIPO Patent (BW, GH,  
GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW),  
eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ,  
TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE,

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR THE PRODUCTION OF A MEMORY CELL, MEMORY CELL AND MEMORY CELL ARRANGEMENT

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN EINER SPEICHERZELLE, SPEICHERZELLE UND SPEICHERZELLEN-ANORDNUNG



(57) Abstract: The invention relates to a method for the production of a memory cell, a memory cell and a memory cell arrangement. According to the inventive method for the production of a memory cell, a first electrically conductive area (311) is formed in and/or on a substrate (301). A second electrically conductive area (312) is also formed at a given distance from the first electrically conductive area such that a cavity (321) is formed between the first and second electrically conductive areas. The first and second electrically conductive areas are configured in such a way that when a first voltage is applied to the electrically conductive areas, a structure is formed from material from at least one of said electrically conductive areas, at least partially bridging over the distance between the electrically conductive areas. When a second voltage is applied to the conductive areas, the material of the structure at least partially bridging over the distance between the electrically conductive areas recedes.

[Fortsetzung auf der nächsten Seite]

WO 2004/051763 A3



DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

*Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.*

**Veröffentlicht:**

- mit internationalem Recherchenbericht
- vor Ablauf der für Änderungen der Ansprüche geltenden Frist; Veröffentlichung wird wiederholt, falls Änderungen eintreffen

**(88) Veröffentlichungsdatum des internationalen**

**Recherchenberichts:** 30. September 2004

**(57) Zusammenfassung:** Die Erfindung betrifft ein Verfahren zum Herstellen einer Speicherzelle, eine Speicherzelle und eine Speicherzellen-Anordnung. Bei dem Verfahren zum Herstellen einer Speicherzelle wird in und/oder auf einem Substrat (301) ein erster elektrisch leitfähiger Bereich (311) ausgebildet. Ferner wird ein zweiter elektrisch leitfähiger Bereich (313) in einem vorgegebenen Abstand zu dem ersten elektrisch leitfähigen Bereich derart ausgebildet, dass zwischen dem ersten und dem zweiten elektrisch leitfähigen Bereich ein Hohlraum (321) gebildet wird. Der erste und der zweite elektrisch leitfähige Bereich werden derart eingerichtet, dass bei Anlegen einer ersten Spannung an die elektrisch leitfähigen Bereiche aus Material von mindestens einem der elektrisch leitfähigen Bereiche eine den Abstand zwischen den elektrisch leitfähigen Bereichen zumindest teilweise überbrückende Struktur gebildet wird. Bei Anlegen einer zweiten Spannung an die elektrisch leitfähigen Bereiche wird Material einer den Abstand zwischen den elektrisch leitfähigen Bereichen zumindest teilweise überbrückenden Struktur zurückbildet.